

PAT-NO: JP405267558A  
DOCUMENT-IDENTIFIER: JP 05267558 A  
TITLE: SEMICONDUCTOR DEVICE  
PUBN-DATE: October 15, 1993

INVENTOR-INFORMATION:

NAME

SEGAWA, MASAO  
SAITO, YASUTO  
ARAKAWA, MASAYUKI

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP  
TOSHIBA AVE CORP

COUNTRY

N/A  
N/A

APPL-NO: JP04061638  
APPL-DATE: March 18, 1992

INT-CL (IPC): H01L025/00

ABSTRACT:

PURPOSE: To keep a bare chip mounting part clean by preventing the penetration of solder flux to the bare chip mounting part of an electromagnetic shield.

CONSTITUTION: Chip components such as a bare chip IC13, a chip capacitor 14, etc., are mounted as bare chips on circuit conductors 11a, and then an insulating substrate 10 and a metallic cap 17 for shielding are temporarily fixed using thermosetting resin 16, and a cap 17 is sealed completely from outside, and a circuit conductor 11a and solder 19 are affixed at the peripheral part of the cap 17.

COPYRIGHT: (C)1993, JPO&Japio



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-267558

(43)公開日 平成5年(1993)10月15日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 25/00

識別記号

庁内整理番号

B

F I

技術表示箇所

審査請求 未請求 請求項の数 2(全 4 頁)

(21)出願番号 特願平4-61638

(22)出願日 平成4年(1992)3月18日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(71)出願人 000221029

東芝エー・ピー・イー株式会社

東京都港区新橋3丁目3番9号

(72)発明者 瀬川 雅雄

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝映像メディア技術研究所内

(72)発明者 斉藤 康人

東京都港区新橋3丁目3番9号 東芝エ

ー・ピー・イー株式会社内

(74)代理人 弁理士 須山 佐一

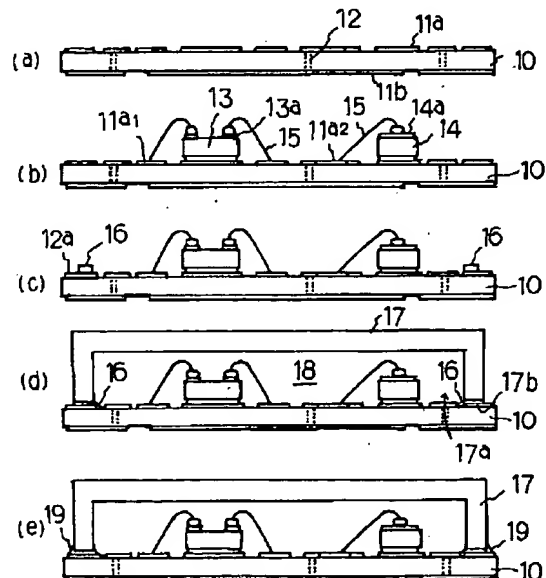
最終頁に続く

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 電磁シールド内のベアチップ実装部への半田フラックスの侵入を防止し、ベアチップ実装部を清浄に保つようにする。

【構成】 ベアチップIC13やチップキャパシタ14などのチップ部品を回路導体11aにベアチップ実装した後に、まず熱硬化性の樹脂16を用いて絶縁基板10とシールド用の金属キャップ17を仮固定し、キャップ17内を外部と完全封止し、キャップ17の外周部で回路導体11aと半田19を付ける。



## 【特許請求の範囲】

## 【請求項1】 絶縁基板と、

前記絶縁基板上に固着した回路導体と、  
前記回路導体に、ベアチップ部品をダイマウントするとともに、該ベアチップ部品の電極パッドとをボンディングしてなるチップ実装部と、  
前記回路導体の所定箇所に取着した熱硬化性の封止手段と、  
前記封止手段により開放端を仮固定し、前記チップ実装部を電磁的にシールドする手段と、  
前記手段と前記回路導体を接続した半田とからなることを特徴とする半導体装置。

【請求項2】 封止手段は導電性であることを特徴とする請求項1記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、ベアチップ実装された絶縁回路基板部に、電磁波シールドを施した半導体装置に関する。

## 【0002】

【従来の技術】電子機器の小型化にともなって、電子回路の高密度実装によるハイブリッドIC化が盛んに行われている。特に移動体通信分野でのハイブリッドモジュールは、小形化の要求が高く高周波帯域（GHz帯）を扱う回路仕様に対しては電磁ノイズの対策も必要である。

【0003】図4は従来のハイブリッドICの構成を示すものである。（a）に示すように、アルミナの絶縁基板1の両面に銅厚膜などで回路導体2a、2bを形成し、スルーホール3を介して両面の回路体2a、2bの電気的な接続を行う。つぎに（b）において、ガリウムヒ素などの高周波用のベアチップIC4およびインピーダンス接合用のチップキャパシタ5を銀ペーストなどを用いて、加熱硬化接着（ダイマウント）する。つぎに金ワイヤ6を用いてベアチップIC4の電極パッド4a、チップキャパシタ5の電極パッド5aと回路導体2cとの接続をそれぞれ行う。その後図4（c）に示すように、高融点半田ペーストなどを用い、ディスペンサ法を用いて基板の外周部に半田ペースト8を塗布する。

【0004】図4（d）においてニッケルメッキの表面処理を施した銅材の金属キャップ12を半田付けにより接合し、ベアチップIC4やチップキャパシタ5などで構成する回路部のシールドを行う。このようなモジュールは、外部との接続端子9を、回路導体2b側に設けることで、モジュールサイズが数mm角程度の小形化を達成している。

【0005】しかしながら、図5に示すように半田ペースト8中のフラックス8aが、ベアチップIC4やチップキャパシタ5の実装部に飛散して、回路導体2aのボンディングパッドを汚染し、ボンディング部の腐食あるいは電極パッド4aや5aを腐食といった信頼性低下の

原因となる。

【0006】この問題を回避するため、半田ペーストの代替となる接合材料があるものの、実用性に欠けている。銀ペーストなどの導電ペーストは、接着力が低く、導体抵抗が高く十分なシールド効果が期待できない。金、スズ、共晶半田による接合はフラックスが含まれないため、銅厚膜との漏れ性が悪く、均一な接合が得られない。また、基板の端面での接合や基板にキャップ固定用の穴をあけ、基板裏面で半田付けするといった方法はモジュールサイズが増大したり、フラックス侵入防止効果が低いという欠点を有している。

## 【0007】

【発明が解決しようとする課題】上記した従来の半導体装置は、金属キャップによりシールドされた、チップ部品と絶縁基板に固着した回路導体とを電氣的にボンディングする電極パッド部に、金属キャップを固定する半田ペースト中のフラックスが飛散し、ボンディング部分や電極パッドが腐食といった信頼性の低下の原因となっていた。

【0008】この発明は、ベアチップ実装後に信頼性の高いシールド用金属キャップの接合を行うことを目的とする。

## 【0009】

【課題を解決するための手段】この発明は、ベアチップ実装後に、まず有機樹脂などを用いて基板とシールド用の金属キャップを仮固定し、キャップ内部の素子と外部を完全封止し、キャップの外周部を半田付けしてなる。

## 【0010】

【作用】上記した手段により、仮固定用樹脂は、半田付け時のキャップ内部へのフラックスの侵入を、ベアチップ実装時のキャップ内部へのフラックスの侵入をそれぞれ遮断でき、ベアチップ実装部を清浄に保つことができる。

## 【0011】

【実施例】以下、この発明の実施例について図面を参照して詳細に説明する。図1はこの発明の1実施例を示すものである。図1（a）において、10はアルミナなどの絶縁基板であり、この絶縁基板10の両面には銅厚膜の回路導体11a、11bを固着し、スルーホール12を介して回路導体11aと11bを電氣的に接続する。図1（b）において、ポリマー型銀ペーストを用いた高周波用のベアチップIC13およびインピーダンス接合用チップキャパシタ14をダイマウントし、100℃1時間で加熱硬化する。つぎに25μmφの金ワイヤ15を用い、回路基板11aとベアチップIC13、チップキャパシタ14のそれぞれの電極パッド13a、14aと回路導体11aに形成したワイヤボンディングパッド11a1、11a2とをボンディングする。図1（c）において熱硬化性エポキシ樹脂16を、ディスペンサ法を用いて絶縁基板10外周囲の回路導体12a上に塗布す

る。

【0012】図1(d)では、チップ実装部をカバーする開放部17aを設けた箱状の金属キャップ17の開放端17bを樹脂16に位置させてマウントし、100℃30分程度でN<sub>2</sub>中で樹脂16を加熱硬化し、キャップ17の仮固定とベアチップ実装部18の電磁的な封止を行う。このときキャップ17と絶縁基板10との間は完全に封止する必要があるとともに、あとの半田付けのためにキャップ17外側に位置する回路導体12aに流れ出さないよう、樹脂の粘性(チクソ性)、塗布量、硬化

【0013】つぎに図1の(e)において、たとえば共晶組成の半田ペーストをディスペンサ法により塗布したり、半田ディップ法などにより金属キャップ17の外周部に半田19付けを行い、接合強度の向上、シールド性確保のための回路導体11aとの電気接続を行う。

【0014】この半田付けのとき、フラックスを入れてある半田19であっても、樹脂16がベアチップ実装部18へのフラックスの侵入を防止することができる。スルーホール12の穴は回路導体11bの半田処理時に、フラックスの侵入口となるが、樹脂16の塗布時この穴を樹脂16で埋めることで、ここからのフラックスの侵入を防止することができる。

【0015】図2は図1のキャップ17の接続部の拡大図であり、封止した樹脂16がキャップ17の中央部で止まりキャップ17の外側で回路導体11aとの半田1

9を半田付けしている。

【0016】図3はこの発明の他の実施例を示すものである。この実施例は、封止樹脂として絶縁性樹脂の代わりに、半田付け可能な導体である、ポリマー型の銅ペースト20を用いたものである。

【0017】この銅ペースト20は、金属キャップ17の外側に流れても半田付けが可能であるとともに、フラックス封止の目的も達成することができる。また、接合強度とリード性の向上が得られるものであり、高精度のディスペンサ塗布を必要としない、簡便な封止手段を得ることができる。

【0018】

【発明の効果】この発明の半導体装置によれば、ベアチップ実装後における電磁シールドを施した、ベアチップ実装部へのフラックスの侵入を防止でき、信頼性の高い半田付けが可能となる。

【図面の簡単な説明】

【図1】この発明の1実施例のプロセスを示す側面図。

【図2】図1の要部の接続状態を示す側断面図。

【図3】この発明の他の実施例の要部を示す側断面図。

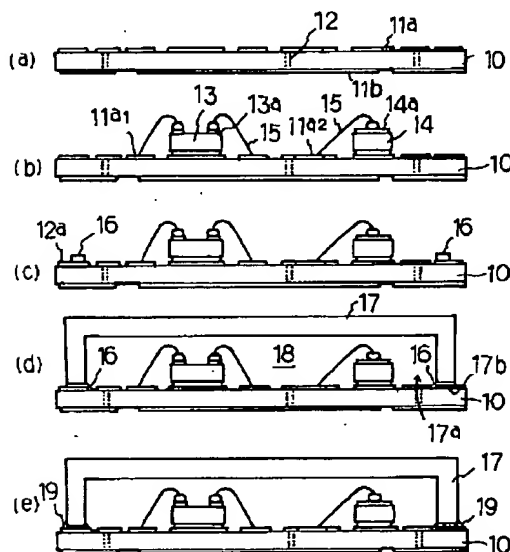
【図4】従来のプロセスを示す側面図。

【図5】図4の要部の接続状態を示す側断面図。

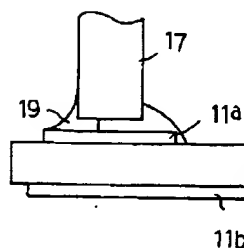
【符号の説明】

10…絶縁基板、11a、11b…回路導体、13…ベアチップIC、14…チップキャパシタ、16…樹脂、18…チップ実装部、19…半田、20…銅ペースト。

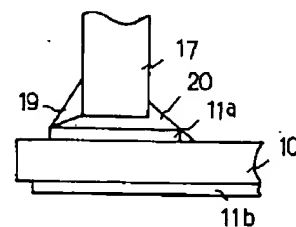
【図1】



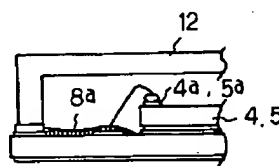
【図2】



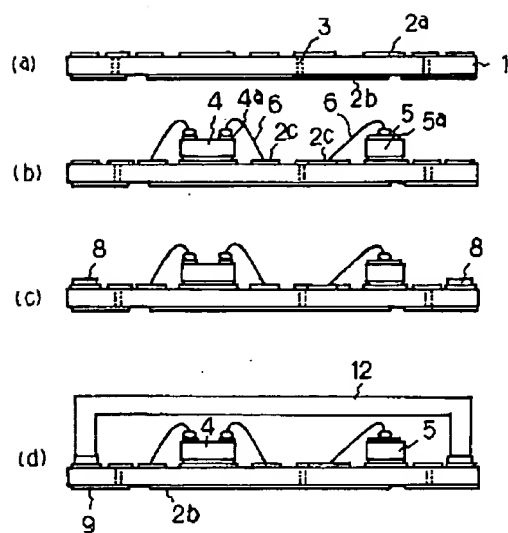
【図3】



【図5】



【図4】



フロントページの続き

(72)発明者 荒川 雅之  
 東京都港区新橋3丁目3番9号 東芝エ  
 ー・ビー・イー株式会社内